

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

Categorías de periféricos :

- Adaptados al usuario. Consolas, terminales de video, impresoras.
- Adaptados a la máquina. Unidades de disco y de cinta.
- De comunicación.

Diferencias entre los dispositivos de E/S :

- Velocidad de transferencia.
- Aplicaciones.
- Unidad de transferencia.
 - Orientados a bloques.
 - Orientados a caracteres.
- Complejidad del controlador del dispositivo.
- Condiciones de error.

6.1 CONTROLADOR DE E/S

Módulo responsable de uno o más dispositivos externos y del intercambio de datos entre los periféricos con la memoria principal (MP) o con los registros de la CPU.

Debe poseer una interfaz interna al computador (para su conexión con la CPU y la MP) y una externa (para su conexión con el dispositivo externo).

6.1.1 FUNCIONES DEL CONTROLADOR DE E/S

- Control y temporización.** Mecanismo que coordina el intercambio de información entre los recursos internos y los dispositivos externos.

Ej.: Para el control de la transferencia de datos entre un dispositivo externo :

- La CPU pide al controlador de E/S el estado del dispositivo.
- El controlador de E/S devuelve el estado.
- Si el dispositivo está operativo y preparado, la CPU solicita la transferencia del dato.
- El controlador de E/S obtiene el dato.
- El dato se transfiere desde el controlador a la CPU.

Si el sistema un bus, cada una de las iteraciones entre la CPU y el controlador de E/S implica uno o mas arbitrajes para conseguir acceso al bus.

- Comunicación con la CPU.** Requiere :

- Decodificación de la orden enviada por la CPU mediante el bus de control.
- Intercambio de datos entre la CPU y el controlador mediante el bus de datos.
- Información sobre el estado del controlador mediante una señal de ocupado o preparado.
- Reconocimiento de la dirección, única para cada uno de los periféricos que maneja el controlador.

- Comunicación con el dispositivo.** Incluye :

- Órdenes.
- Información del estado del dispositivo.
- Datos.

- Almacenamiento temporal de los datos.** Para adecuar las diferencias de velocidad entre la interfaz interna (MP y CPU) y la externa (dispositivo).

Dispositivo	Transferencia de datos (bytes/seg)
Instrumentos de medida	0.1 - 1000
Pantalla (en modo texto)	10 - 2000
Impresora de línea	220 - 88000
Línea de comunicación	30 - 200K
Cinta magnética	15K - 3M
Disco magnético	30K - 10M
Memoria principal	1M - 100M

Velocidades típicas de algunos dispositivos.

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

- 5) **Detección de errores** e información de los mismos a la CPU. Anomalías mecánicas y eléctricas, cambios en la secuencia de los bits que se transmiten desde el dispositivo al controlador.

6.1.2 ESTRUCTURA DEL CONTROLADOR DE E/S

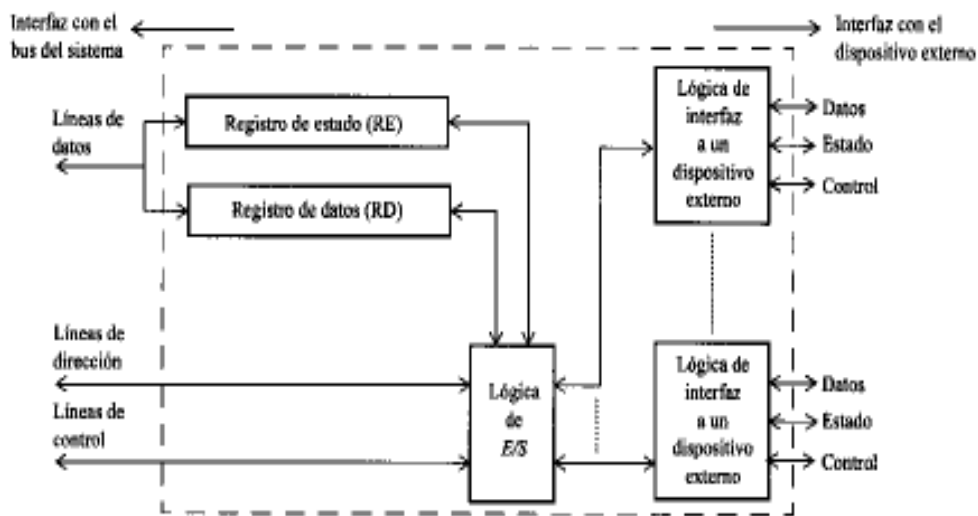


Diagrama de Bloques de un controlador de E/S.

El controlador de E/S se conecta con el resto del computador a través del bus del sistema. Los datos que se transfieren al controlador o desde el controlador se almacenan temporalmente en uno o más registros de datos.

También puede haber más de un registro de estado que proporcione la información del estado actual. El registro de estado a veces funciona como un registro de control que acepta información proveniente de la CPU.

A este conjunto de registros genéricamente se les llama puertos del controlador.

La lógica que hay dentro del módulo interacciona con la CPU mediante un conjunto de líneas de control. Estas líneas las utiliza la CPU para enviar órdenes al controlador de E/S.

Algunas de las líneas de controlador de E/S, por ejemplo para cuestiones de arbitraje o informar del estado en que se encuentra.

El controlador debe ser capaz de reconocer y generar las direcciones asociadas a los dispositivos que controla. Cada controlador tiene asignada una única dirección, o un conjunto de ellas si controla más de un dispositivo.

El controlador contiene la lógica específica para la interfaz con cada periférico que controla.

6.1.3 ESTRUCTURA DEL SISTEMA DE E/S

La CPU se comunica con la unidad de E/S y con la MP mediante buses que contienen líneas de dirección, de datos y de control. Hay tres maneras de utilizar el bus :

- 1) Utilizar dos buses independientes para MP y E/S.
- 2) Utilizar un bus común con líneas de control independientes.
- 3) Utilizar un bus común con líneas de control también comunes.

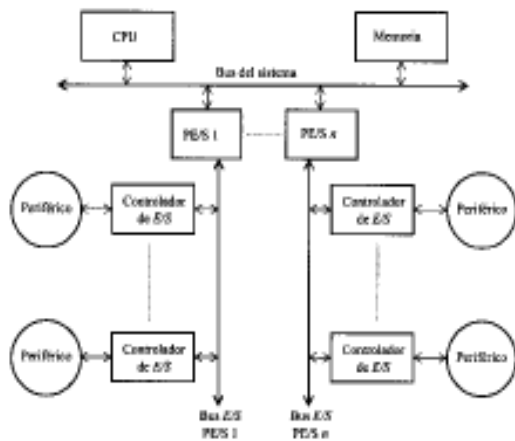
El primer método se utiliza en computadores que, además de la CPU, disponen de un procesador de E/S (PE/S). La memoria se comunica con la CPU y con el PE/S por el bus del sistema.

Los otros dos métodos corresponden a dos diferentes mecanismos de direccionamiento de los periféricos:

- a) E/S aislada.
- b) E/S localizada en memoria.

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA



Estructura de un sistema con PE/S.

La memoria se comunica tanto con la CPU como con el PE/S por el bus del sistema.

El PE/S también se comunica con los dispositivos de E/S a través de un bus de E/S independiente con sus propias líneas de datos, dirección y control, al que se conectan los controladores de E/S.

Otra denominación del PE/S es la de canal.

6.2 E/S CONTROLADA POR PROGRAMA

En la E/S controlada por programa los datos se intercambian entre la CPU y el controlador de E/S. La CPU ejecuta un programa que tiene el control de la operación de E/S e incluye la comprobación del estado del dispositivo, el envío de una orden de lectura o escritura y la transferencia del dato.

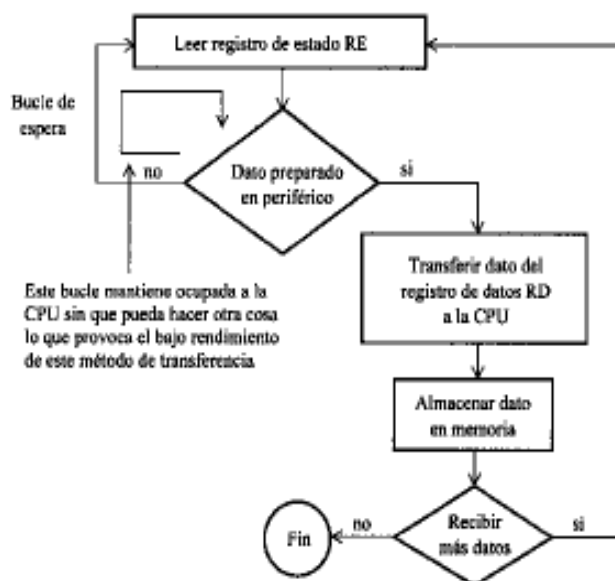
La CPU envía una orden al controlador de E/S. Éste realiza la acción pedida y modifica el contenido de su registro de estado RE. El procesador debe de comprobar periódicamente el estado del controlador y esperar a que éste termine su trabajo.

6.2.1 ÓRDENES DE E/S

La CPU envía una orden de E/S y una dirección que especifica el controlador y el periférico concreto.

Tipos de órdenes:

- Órdenes de control.** Para activar un periférico y decirle que hacer. Adaptadas a cada tipo de periférico.
- Órdenes de comprobación.** Para verificar diferentes condiciones de estado.
- Órdenes de lectura.** Que el controlador obtenga un dato del periférico, lo coloque en su registro de datos RD y posteriormente sobre el bus de datos.
- Órdenes de escritura.** Que el controlador tome un dato del bus de datos y lo transmita al periférico.



Secuencia de una operación de lectura con E/S controlada por programa.

Después de efectuar la transferencia de un dato, el computador permanece en un bucle de espera hasta que el periférico está preparado para realizar la siguiente transferencia.

El periférico indica su disponibilidad mediante los bits de su registro de estado.

Desventaja:

El computador no realiza ningún trabajo útil mientras permanece en el bucle de espera.

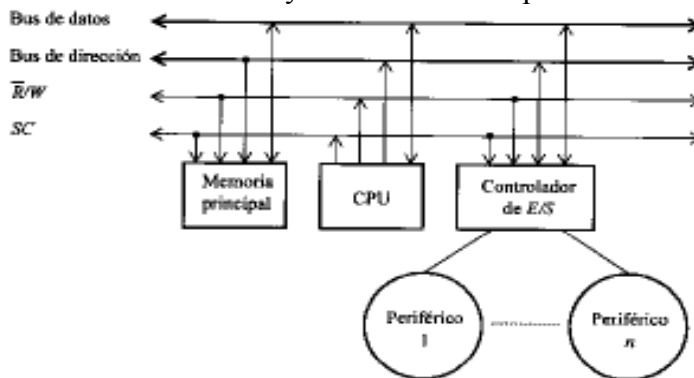
TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

6.2.2 INSTRUCCIONES DE E/S

Cuando la CPU emite una orden de E/S, los controladores de E/S deben interpretar las líneas de dirección para determinar si la orden les compete. Si la CPU, la MP y la unidad de E/S comparten un bus común, la forma de hacer el direccionamiento difiere según se trate de :

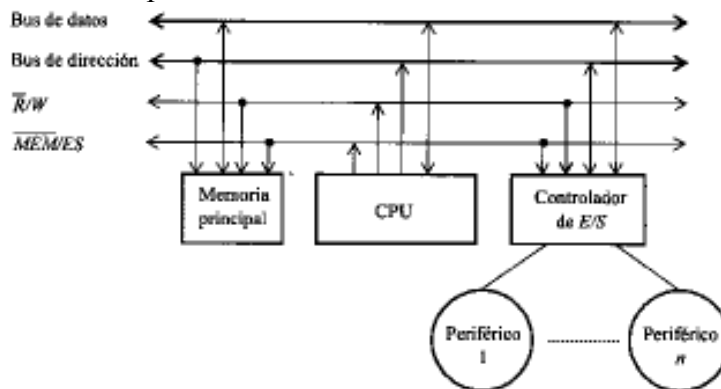
- a) **E/S localizada en memoria.** Hay un único espacio de direcciones para las posiciones de memoria y los dispositivos de E/S. La CPU utiliza las mismas instrucciones para acceder tanto a memoria como a los periféricos. Sólo se necesita un conjunto de señales de lectura y escritura. Cada controlador se organiza como un conjunto de registros que responden a señales de lectura y escritura en el espacio normal de direcciones.



- b) **E/S aislada.** El bus del sistema dispone, además de las líneas de control de lectura y escritura en memoria, de líneas de control específicas de E/S. La línea de control indica si la dirección se refiere a una posición de memoria o a un periférico. El rango completo de direcciones está disponible para ambos.

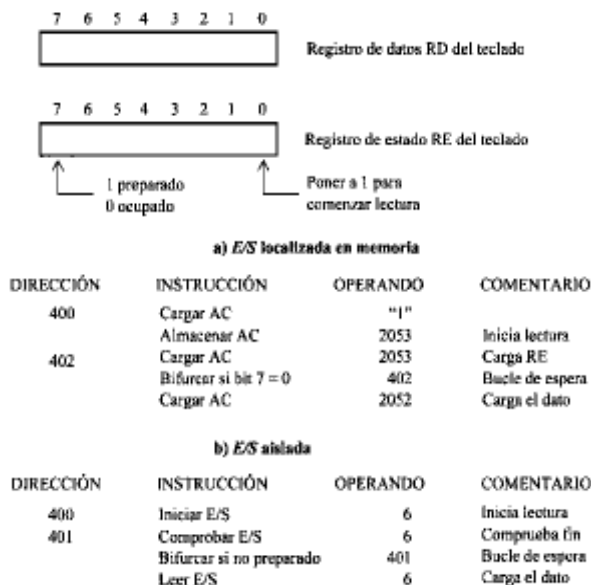
Inconvenientes de la E/S controlada por programa :

- 1) Pérdida de tiempo en el bucle de espera.
- 2) Si existen programas que tienen que ejecutarse de forma periódica no se puede permanecer en el bucle de espera por tiempo indefinido.
- 3) Mientras el computador espera a que un periférico esté preparado para transmitir, no puede atender a los otros.



TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA



En la Fig. A se muestra la E/S localizada en memoria para la lectura de un carácter pulsado en el teclado, tal como la percibe un programador. Se suponen 12 bits de dirección con una memoria de 2048 palabras (posiciones 0-2047) y hasta 2048 posiciones de E/S (posiciones 2048-4095). Se dedican dos posiciones a la entrada de teclado.

La dirección 2052 se refiere al RD y la 2053 al RE que también funciona como registro de control para recibir órdenes de la CPU. Se observa como la CPU permanece en el bucle de espera hasta que esta disponible el byte. La Fig. B, E/S aislada, los puertos de E/S son accesibles únicamente mediante órdenes especiales de E/S que activan las correspondientes líneas de control en el bus.

6.2.3 EJEMPLO

	MOVEA.L	#POSICION, A0	Ciclos de memoria
	MOVEQ	#119, D0	3
ESPERAR	TST.B	ESTADO	1
	BPL	ESPERAR	4
	MOVE.B	(A0)+, DATO	1
	DBRA	D0, ESPERAR	5
			2

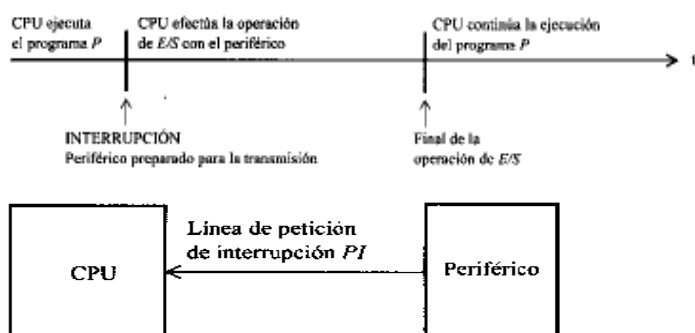
Bucle de transferencia de caracteres

En la fig. se muestra un pequeño programa en ensamblador del 68000, que transfiere 120 caracteres desde la memoria a una impresora. El primer carácter está en la posición de memoria POSICION. El registro A0 se utiliza como puntero a los caracteres que están almacenados en la memoria, y el registro D0 como contador del número de caracteres ya transferidos. Los registros de datos y estado de la impresora se representan por los nombres DATOS y ESTADO. La columna ciclos de memoria indica el número de referencias a memoria que se necesitan para ejecutar cada instrucción del programa.

6.3 E/S CONTROLADA POR INTERRUPCIONES

DEFINICIÓN

Resuelve los problemas anteriores eliminando el bucle de espera. La CPU envía una orden de E/S al periférico y prosigue con la tarea que estaba ejecutando. Cuando el periférico está preparado para intercambiar información, fuerza una interrupción en la tarea que realiza la CPU para que atienda a la operación de E/S. La CPU realiza la transferencia de datos de la misma manera que en la E/S controlada por programa, y sigue ejecutando el programa que había interrumpido.



Mecanismo básico de interrupción.

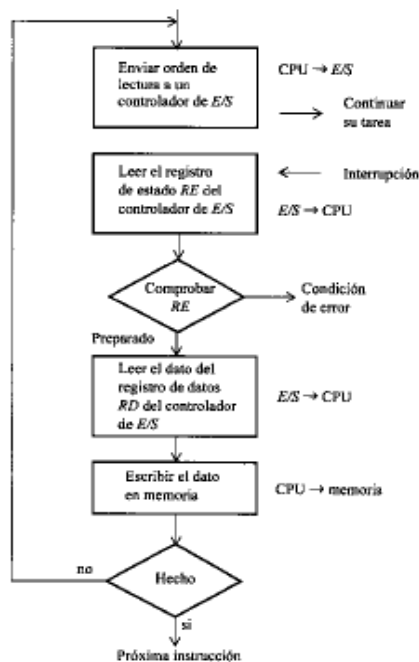
Petición de interrupción mediante una línea dedicada.

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

Secuencia de pasos en el tratamiento de una petición de interrupción por parte de un único periférico :

- 1) Activar el sistema de interrupciones en la CPU.
- 2) El periférico activa la línea de petición de interrupción ($PI=1$) en el bus de control.
- 3) La CPU suspende la ejecución del programa en curso, salvando el contenido del CP, el registro de estado y cualquier registro que sea accesible por programa.
- 4) La CPU inhibe las interrupciones poniendo a 1 un bit de enmascaramiento de interrupciones en su registro de estado y comienza a ejecutar el programa correspondiente de servicio de la interrupción.
- 5) Se informa al periférico de que se ha reconocido su petición de interrupción mediante una línea de reconocimiento de interrupción ($RI=1$) . El dispositivo desactiva PI ($PI=0$).
- 6) Finalizado el programa de servicio de la interrupción, se activa de nuevo el sistema de interrupciones inhibido en el paso 4.
- 7) La CPU continua la ejecución del programa interrumpido en el punto en el que lo dejó.



La E/S por interrupciones requiere un programa más complejo que la E/S controlada por programa, por que la transferencia de información tiene lugar no cuando el programador la necesita o espera sino cuando el dato está disponible.

El software que se requiere para implementar una operación de E/S por interrupciones es frecuentemente parte de un sistema operativo complejo.

6.3.1 CLASIFICACIÓN DE LAS INTERRUPCIONES

Origen de las interrupciones	a) Externa. Las provoca un periférico b) Interna. Las provoca la CPU (ej. dividir por 0)
Número de líneas de interrupción	a) 1 línea. Solo 1 línea de petición de interrupción PI b) Múltiples líneas. PI_1, PI_2, \dots, PI_n
Control de la CPU sobre la interrupción	a) Enmascarables. La CPU puede desactivarlas b) No enmascarables. La CPU no puede desactivarlas
Identificación de la fuente de la interrupción	a) Múltiples líneas. PI_1, PI_2, \dots, PI_n b) Encuesta. La interrupción se identifica por programa c) Vectorizadas. La interrupción identifica al periférico
Gestión de la prioridad de la interrupción	a) Por software. Un programa determina la prioridad b) Por hardware. Un circuito determina la prioridad
Niveles de interrupción	a) Nivel único. La interrupción no puede interrumpirse b) Multinivel. Anidamiento de interrupciones

Al final de cada instrucción, la CPU examina si hay alguna petición de interrupción pendiente. Si la instrucción es de larga duración, la consulta se hace en determinados puntos de la ejecución.

TEMA 6

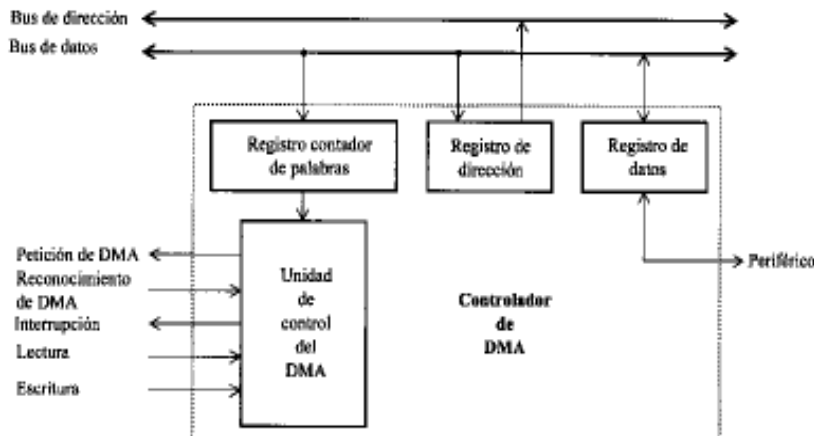
GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

6.4 ACCESO DIRECTO A MEMORIA (DMA)

6.4.1 CONTROLADOR DE DMA

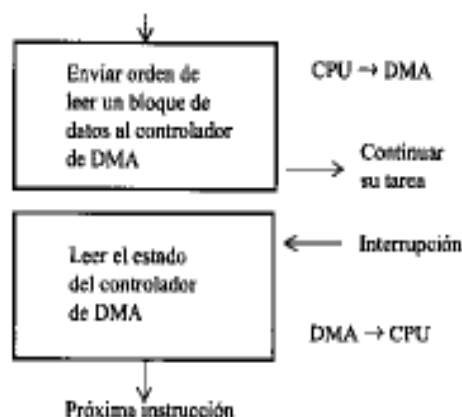
El controlador de DMA contiene tres registros que le permiten transferir datos desde o hacia una zona contigua de memoria :

- Registro de datos.**
- Registro de dirección.** Se utiliza para almacenar la dirección de la siguiente palabra que se va a transmitir y se incrementa de forma automática.
- Registro contador de palabras.** Almacena el número de palabras que quedan por enviar y se decrementa automáticamente después de cada transferencia.



Cuando la CPU desea leer o escribir un bloque de datos, emite una orden al controlador de DMA enviándole la siguiente información:

- Si la operación de E/S es de lectura o escritura.
- La dirección del periférico.
- La posición de comienzo en memoria de donde hay que leer o donde hay que escribir.
- El número de palabras que se tienen que leer o escribir.



6.4.2 TRANSFERENCIA DE DATOS MEDIANTE DMA

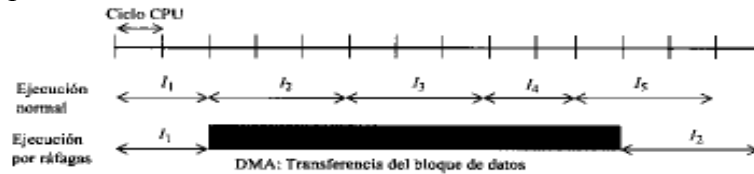
El controlador de DMA necesita tener el control del bus para poder transferir datos hacia o desde la memoria. Las distintas formas de obtener el control del bus, dependerán de las características de la CPU utilizada.

TEMA 6

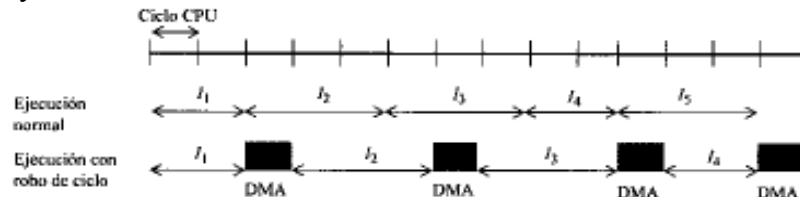
GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

Formas de obtener el control del bus :

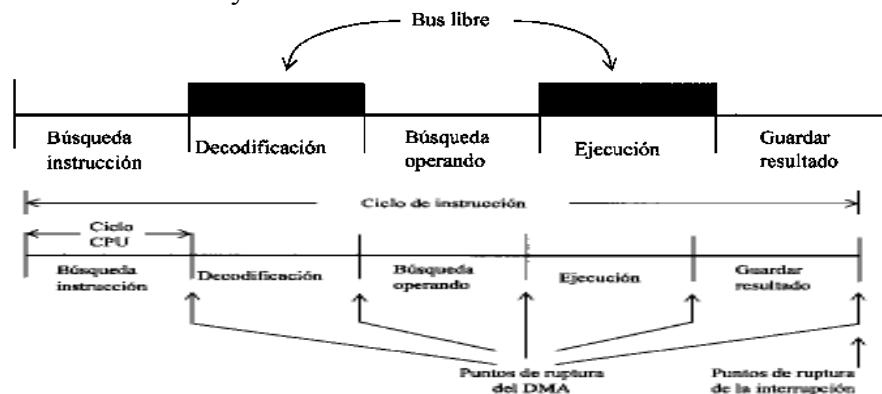
- a) **Por ráfagas.** Cuando el DMA toma el control del bus, no lo libera hasta haber transmitido el bloque de datos pedido. Se consigue la mayor velocidad de transferencia pero se inactiva la CPU. Parada del procesador.



- b) **Por robo de ciclos.** Cuando el DMA toma el control del bus lo retiene durante un solo ciclo. Transmite una palabra y libera el bus. Es la forma más usual. Reduce al máximo la velocidad de transferencia y la interferencia de la DMA sobre la actividad de la CPU.



- c) **DMA transparente.** Se elimina completamente la interferencia entre el DMA y la CPU. Sólo se roban ciclos cuando la CPU no está usando el bus del sistema. No se obtiene una velocidad de transferencia muy elevada.



- d) **Por demanda.** El periférico comienza la transferencia por DMA, pero devuelve el control a la CPU cuando no tiene más datos disponibles. Tan pronto como el periférico tiene nuevos datos, vuelve a tomar el control del bus y se continua así hasta finalizar la transferencia completa del bloque.
- e) **Dato a dato.** Cada vez que el periférico solicita una transferencia por DMA, se envía un único dato y se devuelve el control a la CPU. El proceso acaba cuando se ha transferido todo el bloque. De utilidad cuando se desea simultanear la ejecución de un programa con la recepción o transmisión de datos a velocidades moderadas. La CPU sigue ejecutando su programa casi con la misma velocidad mientras se efectúa la transferencia de datos.

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

Resumen de pasos que se siguen en la transferencia mediante DMA :

- 1) La CPU ejecuta tres instrucciones de E/S donde se cargan los registros de dirección de memoria, del periférico y del contador de palabras del controlador de DMA.
- 2) Cuando el controlador de DMA está preparado para transmitir o recibir datos, activa la línea de petición de DMA a la CPU. La CPU espera en el siguiente punto de ruptura del DMA, renuncia al control de los buses de datos y direcciones y activa la línea de reconocimiento de DMA.
- 3) El controlador de DMA transfiere los datos a o desde la memoria principal por alguno de los métodos anteriores.
- 4) Si el contenido del registro contador de palabras no es 0, pero el periférico no está preparado para enviar o recibir el próximo bloque de datos, el controlador de DMA devuelve el control a la CPU liberando el bus del sistema y desactivando la línea de petición de DMA. La CPU responde desactivando la línea de reconocimiento de DMA y continuando con su operación normal.
- 5) Si el contenido del contador de palabras es 0, el controlador de DMA renuncia al control del bus del sistema y envía una señal de interrupción a la CPU.

6.5 PROCESADOR DE E/S (PE/S)

6.5.1 CARACTERÍSTICAS DE LOS PE/S

Un PE/S tiene la capacidad de ejecutar instrucciones de E/S que se almacenan en memoria. La CPU inicia una transferencia de E/S al dar una orden al PE/S para que ejecute un programa en memoria.

El programa especifica :

- a) Los periféricos que intervienen en la operación de E/S.
- b) La zona de memoria utilizada en la transferencia.
- c) Las prioridades.
- d) Que acciones hay que efectuar si se producen ciertas condiciones de error durante la transferencia.

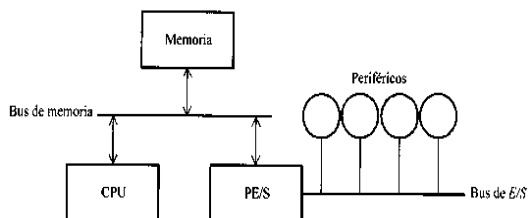
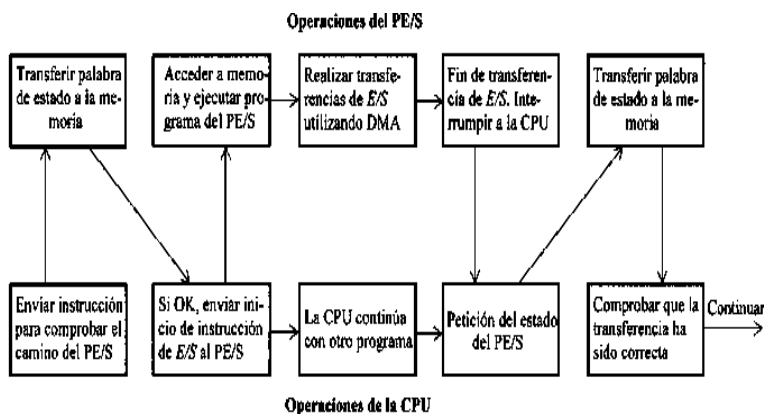


Diagrama de bloques de un computador con dos procesadores. La memoria ocupa una posición central y se puede comunicar con cada procesador por DMA. La CPU es la encargada de procesar los datos que se necesitan en la solución de una determinada tarea computacional. El PE/S proporciona un camino para la transferencia de datos entre los periféricos y la memoria.



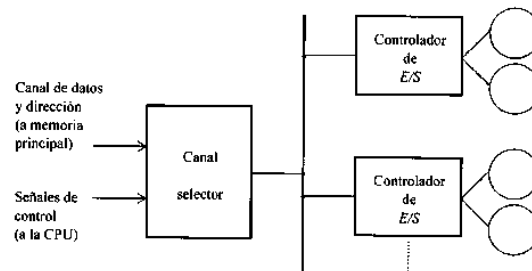
Comunicación CPU-PE/S

TEMA 6

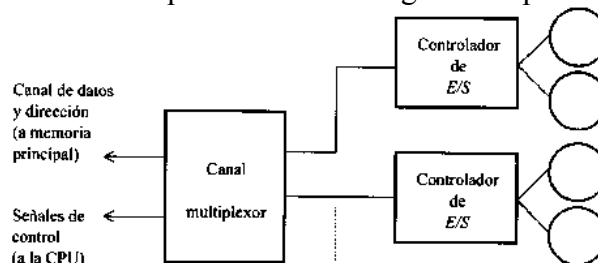
GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

6.5.2 CLASIFICACIÓN DE LOS PE/S

- a) **Canal selector.** Controla múltiples dispositivos de alta velocidad. En cualquier instante de tiempo está dedicado a la transferencia de datos con uno solo de estos dispositivos. Cada dispositivo, o un número pequeño de ellos, está manejado por un controlador de E/S. El PE/S sustituye a la CPU para supervisar el funcionamiento de los controladores de E/S.



- b) **Canal multiplexor.** Puede controlar de forma simultánea operaciones de E/S con múltiples dispositivos. Para periféricos de baja velocidad, un multiplexor orientado a la transferencia de bytes acepta o transmite caracteres de forma más rápida posible a o desde los dispositivos con los que está conectado. Para dispositivos de alta velocidad, un multiplexor orientado a la transferencia de bloques alterna bloques de datos de algunos dispositivos.



6.6 GESTIÓN DEL SISTEMA DE E/S

6.6.1 PRINCIPIOS GENERALES DE DISEÑO DEL SISTEMA OPERATIVO

- 1) La idea fundamental desde el punto de vista del S.O., es que los programas de aplicación de los usuarios puedan efectuar sus operaciones de E/S con total **independencia del dispositivo**. El S.O. debe encargarse de los problemas originados por el hecho de que estos dispositivos sean distintos y requieran manejadores diferentes. Esto se traduce en que se puede designar de manera uniforme a cada uno de ellos mediante un nombre simbólico.
- 2) La independencia del dispositivo implica un principio de **generalidad** en el diseño del sistema de E/S. Se trata de utilizar todos los dispositivos con una visión uniforme considerando dos aspectos:
 - a) La forma en que los procesos ven a los dispositivos de E/S.
 - b) La forma en que el S.O. gestiona los dispositivos y las operaciones de E/S.La estrategia que se adopta es utilizar un enfoque modular y jerárquico en el diseño de la función de E/S. Esto permite ocultar los detalles de los dispositivos de E/S en las rutinas de bajo nivel, lo que conlleva que los procesos y los niveles superiores del S.O. vean a los dispositivos en términos de funciones generales (leer, escribir, abrir, cerrar, etc).
- 3) La **eficiencia**. Las operaciones de E/S son con frecuencia el cuello de botella de una gran parte de los sistemas. La mayoría de los dispositivos son muy lentos si se les compara con la MP y la CPU (lo que ha dado lugar a la multiprogramación y al intercambio). Uno de los objetivos en el diseño del sistema de E/S es, por tanto, idear estrategias que mejoren el rendimiento global de las operaciones de E/S.

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

- 4) **Manejo de errores.** Los errores se deben tratar lo más cerca posible del propio dispositivo físico. Si el controlador descubre un error de lectura o escritura, debe tratar de corregirlo. Si no puede hacerlo es el manejador el encargado de ello.
- 5) La **forma de transferencia.** Si es asíncrona (controlada por interrupciones) o síncrona (por bloques). Los dispositivos de E/S en su mayoría son de naturaleza asíncrona. Los programas de usuario son más fáciles de escribir si la E/S es efectúa por bloques. Es tarea del S.O. hacer que las operaciones que están controladas por interrupciones parezcan al usuario como si fuesen realizadas mediante bloques.
- 6) Diferencia entre **dispositivos de uso exclusivo** (impresoras) y **dispositivos que se pueden compartir** (discos). Los dispositivos de uso exclusivo presentan problemas como el interbloqueo. El S.O. debe gestionar la utilización de unos y otros dispositivos de forma que se eviten estos problemas.

6.6.2 ESTRUCTURA LÓGICA DE LA FUNCIÓN DE E/S

Se utiliza un modelo conceptual por niveles, en el que el nivel inferior es el dispositivo físico y el nivel superior los procesos de usuario.

Ventajas de la estructuración por capas :

- 1) Permite alcanzar los principios generales de diseño del S.O.
- 2) Cada nivel realiza un subconjunto de las funciones de E/S necesitadas por el S.O.
- 3) Cada nivel descansa sobre el siguiente inferior para realizar funciones más básica.
- 4) Cada nivel esconde los detalles a los niveles superiores a los que proporciona servicios.
- 5) Permite la descomposición del problema original en una serie de problemas más manejables.

Los niveles se deben definir de forma que los cambios que se realicen en uno no requieran modificación alguna en los otros.

Capas en las que se estructura la función de E/S :

- 1) Manejadores de interrupciones.
- 2) Manejadores de dispositivos.
- 3) Software del S.O. independiente del dispositivo.
- 4) Software al nivel de los procesos de los usuarios.



Manejadores de interrupciones

Es el nivel que está en contacto directo con el dispositivo físico. Bloquea al proceso que inicia una E/S hasta que termine ésta y ocurra una nueva interrupción. Cuando ocurre la interrupción, desbloqueará al propio proceso. Los manejadores de interrupción son pequeños programas que se encargan de la gestión y de iniciar la ejecución de los programas de nivel inmediato superior.

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

Manejadores de dispositivos

Su misión es aceptar las solicitudes que hace el software del nivel superior (independiente del dispositivo) y verificar su ejecución. Tienen todo el código que depende del dispositivo. Por ejemplo, conoce el número de registros de un disco.

Cuando se hace una solicitud de E/S, el manejador de dispositivo debe verificar el lugar donde se encuentra el bloque solicitado, si funciona el motor o si el brazo está en el cilindro adecuado. Es decir, debe indicar al controlador las operaciones necesarias y su secuencia de ejecución, escribiendo las órdenes necesarias en los registros del dispositivo del controlador. Si el manejador tiene que esperar hasta que el controlador realice algún trabajo, se bloqueará hasta que ocurra una interrupción que lo despierte.

Se deben verificar los errores después de terminar la operación. Si todo es correcto, el manejador podrá transmitir los datos al programa que los solicitó (lectura) o los habrá escrito (escritura).

Software del S.O. independiente del dispositivo

La separación entre este nivel y el manejador depende del sistema, puesto que hay algunas tareas que, aunque independientes del dispositivo, las realiza el manejador, principalmente por cuestiones de eficacia.

Funciones :

- 1) Función básica: realizar las tareas de E/S comunes a todos los dispositivos, proporcionando una interfaz uniforme del software a nivel de usuario.
- 2) Asociar los nombres simbólicos de los dispositivos con el nombre adecuado.
- 3) Proporcionar esquemas de protección a los dispositivos en sistemas multiusuario.
- 4) Proporcionar un tamaño de bloque uniforme a los niveles superiores de software, independientemente del tamaño del sector físico del dispositivo.
- 5) Utilización de buffers, de manera que la E/S se haga por bloques, los procesos de usuario pueden leer y escribir unidades arbitrarias.
- 6) Asignación de espacio en los dispositivos por bloques.
- 7) Asignación y liberación de los dispositivos de uso exclusivo.
- 8) Informar a los niveles superiores de la jerarquía de los errores y el tratamiento dado a los mismos. Esta función la gestiona el manejador.

Software a nivel de usuario

- a) Librerías de programas y programas.
- b) Sistema de spooling. Utilización de un sistema de almacenamiento auxiliar como buffer temporal para reducir los retardos de procesamiento cuando se transfieren datos entre los dispositivos periféricos y los procesadores de un computador (spool: Simultaneous Peripheral Operations On-Line). Es una forma de trabajo típica en los sistemas de multiprogramación con dispositivos de E/S de uso exclusivo, como impresoras de línea. Cuando un proceso quiere imprimir un archivo, primero lo genera y luego lo coloca en el directorio de spooling. Es el demonio el único proceso autorizado a utilizar la impresora, el que va imprimiendo los archivos del directorio de spooling. Esta técnica también la utilizan, los servicios de red para la transferencia de archivos.

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

6.7 BUFFERS DE E/S

Buffers de E/S, zonas de E/S o reserva de zonas: Espacio de la memoria principal que se reserva para el almacenamiento intermedio de datos procedentes o con destino a los periféricos. Consiste en efectuar las transferencias de entrada antes de que se realicen las peticiones y las de salida algún tiempo después de realizada la petición.

6.7.1 BUFFER SIMPLE

a) Dispositivos orientados a bloque.

1) Transferencia de entrada:

- i. La transferencia de un bloque de entrada se hace desde el dispositivo al buffer que el S.O. le reserva en la memoria principal.
- ii. Cuando finaliza la transferencia, el proceso mueve el bloque desde el buffer al espacio del proceso de usuario.
- iii. Inmediatamente se solicita otro bloque.

2) Transferencia de salida:

- i. El bloque que se desea transferir se copia desde el espacio del proceso de usuario al buffer que S.O. le reserva en memoria principal.
- ii. El bloque se escribe desde el buffer en el controlador de E/S.

Ventajas:

Mejora de velocidad: El proceso del usuario puede estar procesando un bloque de datos mientras está leyendo otro bloque del buffer. Se elimina el inconveniente del intercambio de procesos debido a que ahora el S.O. es capaz de hacerlo porque la operación de entrada tiene lugar en la memoria del sistema en lugar de en la memoria del proceso del usuario.

Inconvenientes:

Complica tanto la lógica del S.O. como la del intercambio de procesos. El S.O. debe mantener un registro de las asignaciones que se hacen entre los buffers del sistema con los procesos de usuario.

b) Dispositivos orientados a caracteres.

Dos formas diferentes:

- 1) Procesamiento de toda la línea de caracteres. En una operación de entrada el proceso de usuario se suspende esperando la llegada de la línea completa. Si la operación es de salida, el proceso puede colocar una línea en el buffer y continuar su procesamiento. Adecuado para terminales no inteligentes, ya que la entrada en éstos suele ser por líneas con el carácter de retorno de carro señalando el final de la línea. La salida al terminal es análogamente por líneas.
- 2) Procesamiento carácter a carácter. Se emplea en terminales utilizados en modo “formulario”, donde la pulsación de cada tecla es significativa.

6.7.2 BUFFER DOBLE

Se puede conseguir una mejora adicional si se asignan dos buffers para la operación de E/S. Ahora un proceso transfiere datos a (o desde) uno de los buffers mientras el S.O. vacía (o llena) el otro buffer.

Para dispositivos de entrada orientados a caracteres existen dos modos alternativos de operación:

- 1) Procesamiento de toda la línea de caracteres. El proceso del usuario no necesita suspenderse para operaciones de entrada o salida, a menos que vaya por delante de los dos buffers.
- 2) Procesamiento carácter a carácter. El doble buffer no ofrece ninguna ventaja frente a uno simple de longitud doble.

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

6.7.3 COMPARACIÓN DE LOS TIEMPOS DE EJECUCIÓN

En los dispositivos orientados a bloques, se usan tres parámetros :

t_B = tiempo requerido para transferir un bloque.

t_C = tiempo de cálculo que media entre dos peticiones de transferencia.

t_M = tiempo requerido para transferir el bloque desde el buffer a la memoria del proceso del usuario.

Sin buffer :

$$T = t_B + t_C$$

Con buffer simple :

$$T = \max(t_B, t_C) + t_M$$

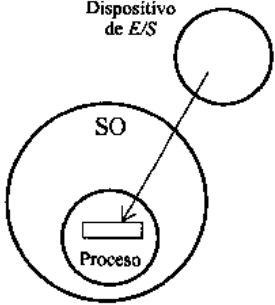
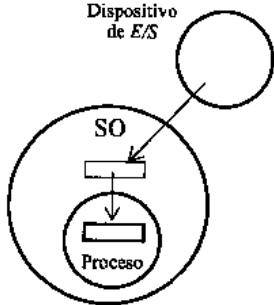
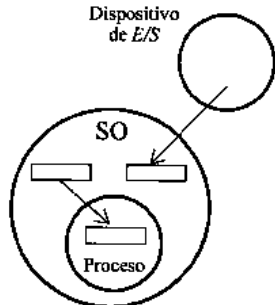
En la mayoría de los casos esta cantidad es sustancialmente menor que la anterior.

Con buffer doble :

$$T = \max(t_B, t_C)$$

Es posible mantener el dispositivo orientado a bloques trabajando a su máxima velocidad si $t_C < t_B$.

Si $t_C > t_B$, el empleo de un buffer doble asegura que el proceso no tendrá que esperar por la operación de E/S. En los dos casos se obtiene una mejora si se le compara con el buffer simple.

Sin buffer	Con buffer simple	Con buffer doble
<p>Esquema</p> 	<p>Esquema</p> 	<p>Esquema</p> 
<p>Principio</p> <p>Cuando un proceso emite una petición de E/S, el SO lo coloca en un estado de espera (suspendido) hasta que los datos estén disponibles.</p>	<p>Principio</p> <p>Cuando un proceso emite una petición de E/S, el SO le asigna un buffer en la parte que reside en la memoria principal y que está destinada a la operación.</p>	<p>Principio</p> <p>Un proceso transfiere datos a (o desde) un buffer mientras el sistema operativo vacía (o llena) el otro.</p>

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

6.8 DISCOS MAGNÉTICOS

6.8.1 ESTRUCTURA FÍSICA

El medio físico de almacenamiento de los datos es una película de óxido magnético que recubre a un disco.

Pueden ser extraíbles o fijos. Una unidad puede disponer de varios platos.

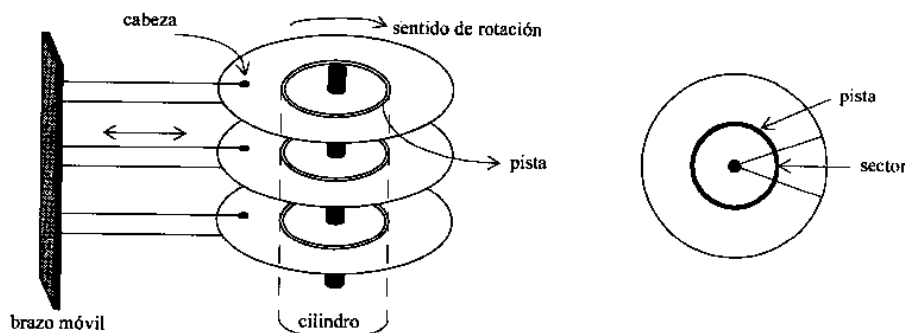
Los discos giran a una velocidad constante (superior a los 3.000 rpm para los fijos). El número de discos varía entre 1 (disquetes) y 20.

Los datos se leen y escriben mediante cabezas de lectura/escritura que contactan con el disco. Cada disco tiene dos superficies (o caras), por lo que hay dos cabezas de lectura y escritura para cada disco. Los datos se almacenan en las superficies magnéticas del disco en forma de círculos concéntricos denominados **pistas**.

Se denomina **cilindro** al conjunto de pistas de todas las superficies que están a la misma distancia del eje del disco.

Las pistas se dividen en **sectores** y cada sector contiene varios centenares de bytes.

Como la velocidad de giro, el número de sectores por pista y el número de bytes por sector son constantes, pero las pistas tienen distinto radio, la densidad de grabación en las pistas internas será mayor que en las pistas externas. Es posible aumentar la capacidad si el número de sectores por pista es menor cuanto más interna sea ésta, pero normalmente no se considera esta posibilidad, ya que complica el diseño del controlador asociado y su software.



Los discos pueden ser :

- De **cabeza fija**: Tienen generalmente una cabeza de lectura/escritura por cada pista, de forma que a un sector se accede activando la cabeza sobre la pista apropiada cuando el sector pasa bajo ella. El tiempo necesario para acceder al sector deseado se denomina **patencia rotacional** (o tiempo de espera) y, en promedio, es igual a la mitad del tiempo de revolución del disco.
- De **cabeza móvil**: Tienen una cabeza o unas pocas por superficie. La lectura de un sector requiere que el montaje de las cabezas sea desplazado hasta el cilindro correspondiente, tras lo cual se activa la cabeza cuando el sector deseado pasa bajo ella. En este caso el **tiempo de acceso (t_A)** está compuesto por el **tiempo de posicionamiento de la cabeza o tiempo de búsqueda (t_B)** y el **tiempo de latencia rotacional (t_R)**.

El tiempo que se precisa para que los datos se transfieran desde el disco a la MP se compone de:

- 1) **Tiempo de búsqueda (t_B)**. Tiempo necesario para que las cabezas se desplacen al cilindro adecuado. Consta del tiempo de arranque inicial (t_I) y del tiempo que se tarda en recorrer todos los cilindros. Se suele aproximar :

$$t_B = m \times n + t_I$$

n = número de pistas recorridas.

m = constante que depende de la unidad de disco.

TEMA 6

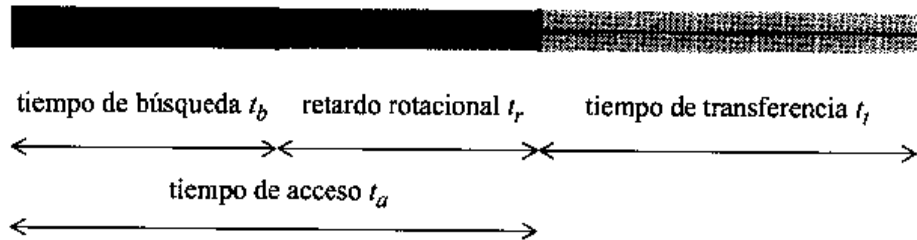
GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

- 2) **Retardo rotacional (t_R)**. Es el tiempo medio que tarda el sector en estar debajo de la cabeza de lectura/escritura. Si f es la velocidad de rotación en revoluciones por segundo, t_R se puede expresar por :

$$t_r = \frac{1}{2f}$$

- 3) **Tiempo de transferencia (t_T)**. Es el tiempo que tarda en transferir los datos. Depende del tamaño del sector y es el menor de los tres. Si b es el número de bytes que se desean transferir y P el número de bytes que hay en una pista, t_T se puede expresar como :

$$t_t = \frac{b}{P \times f}$$



En algunos supercomputadores se emplea una técnica conocida como **sensor de posición rotacional**: cuando se emite una orden de “búsqueda de un sector”, se libera el canal para manejar las operaciones de E/S. Al finalizar esta orden, el dispositivo determina en que momento el sector pasará por encima de la cabeza y cuando se va aproximando intenta restablecer de nuevo la comunicación. En el caso de que fallara el intento de reconexión, el dispositivo deberá girar una vuelta completa antes de volver a intentarlo otra vez.

En cualquier caso el orden en el que se leen los sectores del disco tiene un efecto muy importante sobre su rendimiento.

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

EJEMPLO

Se desea leer un archivo que tiene un tamaño de 256Kb. El disco utilizado tiene los siguientes parámetros :

- Tiempo medio de búsqueda = 25ms.
- Velocidad de rotación = 3000 rpm.
- Tamaño del sector = 256 bytes.
- Número de sectores por pista = 64

Se van a considerar dos situaciones extremas en cuanto a la organización del archivo en disco:

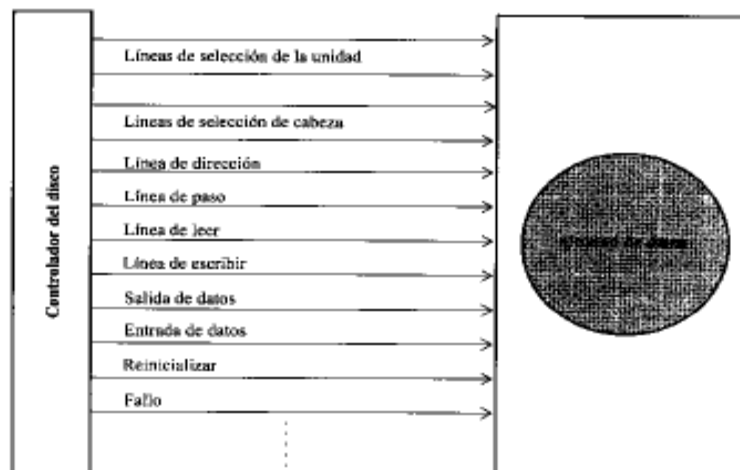
- 1) Acceso secuencial : El archivo está almacenado de la forma más compacta posible ocupando 1024 sectores en 16 pistas contiguas.
- 2) Acceso aleatorio: El archivo está almacenado de forma que los sectores están distribuidos aleatoriamente por su superficie.

a) Acceso secuencial		b) Acceso aleatorio	
<i>Tiempo para leer la 1ª pista</i>		<i>Tiempo para leer cada sector</i>	
Tiempo medio de búsqueda	25,0 ms	Tiempo medio de búsqueda	25,0 ms
Retardo rotacional	10,0 ms	Retardo rotacional	10,0 ms
Tiempo de transferencia de 64 sectores	20,0 ms	Tiempo de transferencia de 1 sector	0,3125 ms
	<u>55,0 ms</u>		<u>35,3125 ms</u>
<i>Tiempo para leer cada pista sucesiva</i>		<i>Tiempo total = 1024 × 35,3125 = 36160 ms</i>	
Retardo rotacional	10,0 ms	↑ número de sectores que hay que leer	
Tiempo de transferencia de 64 sectores	20,0 ms		
	<u>30,0 ms</u>		
<i>Tiempo total = 55 + 15 × 30 = 505 ms</i>			
↑ número de pistas que quedan por leer			

6.8.2 CONTROLADOR DE DISCO

Líneas de control entre el controlador de disco y la unidad de disco :

- a) Líneas de selección de unidad.
- b) Líneas de selección de cabeza.
- c) Línea de dirección. Como se desplazará la cabeza, hacia dentro o hacia fuera.
- d) Línea de leer y línea de escribir.
- e) Salida de datos.
- f) Entrada de datos.
- g) Reinicializar.
- h) Fallo.



TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

Errores transitorios. Provocados por ruidos e interferencias electromagnéticas. Los detecta el controlador calculando los bits de verificación. Se corrigen leyendo varias veces el sector correspondiente. Si el error persiste se trata como permanente.

Errores permanentes. Debidos a defectos del medio de almacenamiento. El bloque se marca como defectuoso.

Errores de búsqueda. Pueden deberse a errores mecánicos de las cabezas. Por ejemplo, que el brazo no se posiciona correctamente. Algunos controladores los corrigen automáticamente. Otros activan un bit de error y pasan el problema al manejador que envía una orden de recalibración.

Búfer interno. Una vez comenzada una operación de E/S, los datos se transfieren a velocidad constante, independientemente de que el controlador esté preparado o no, por lo que éste disponga de un buffer para el almacenamiento temporal de los datos.

Cuando el controlador o la CPU están transfiriendo los datos a la memoria (operación de salida), el siguiente sector estará pasando por debajo de las cabezas de lectura y la información correspondiente estará llegando al controlador (operación de entrada). Si éste tiene un diseño sencillo, no podrá realizar de forma simultánea la entrada y la salida de datos. Por tanto este tipo de controladores no es capaz de leer bloques contiguos (en sectores adyacentes). Como solución, al formatear el disco, los bloques se pueden numerar con un **factor de entrelazado** adecuado (simple, doble, cuádruple).

Los controladores mas inteligentes suelen encargarse de muchas de las funciones que antes se hacían por software, como el formateo o inicialización de los discos, el almacenamiento en buffers o la agrupación de los datos en bloques.

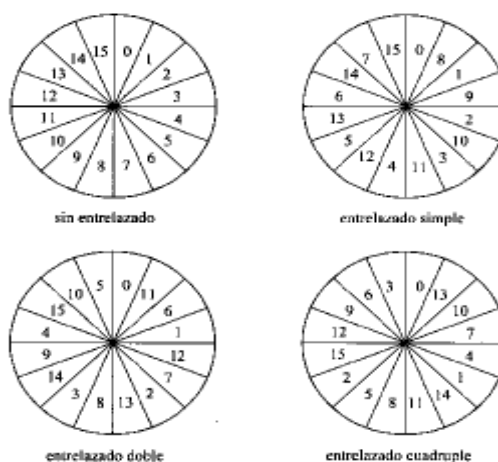
Las funciones que se tienen que hacer en un disco, se pueden describir mediante una **rutina de disco**, que permita la lectura y escritura de sectores especificados por medio de direcciones físicas de la forma:

<nº. de cilindro, nº. de cabeza, nº. de sector>

Las órdenes elementales al nivel de la rutina son buscar, leer, escribir. En algunas implementaciones, las peticiones de leer y escribir tienen que venir precedidas por órdenes de búsqueda.

Como la transferencia de datos entre el disco y la memoria se hacen por DMA, la rutina de disco no devuelve datos explícitos a sus invocadores, excepto la información referente al resultado de la operación. Otras órdenes de la rutina pueden ser formatear una pista o marcar un bloque como defectuoso.

Algunas rutinas y controladores son capaces de transferir múltiples sectores o incluso pistas, en respuesta a una sola orden, si los datos ocupan direcciones consecutivas de disco, con lo que las cabezas solo se tienen que posicionar una vez.



TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

6.9 PLANIFICACIÓN DEL DISCO

El tiempo de lectura/escritura de un sector del disco depende de tres factores :

- 1) Tiempo de búsqueda.
- 2) Retardo rotacional.
- 3) Tiempo de transferencia.

De ellos, sólo el primero se puede optimizar desde el programa gestor del disco. Los otros dos dependen de las características propias del disco y del bus de transmisión.

En los sistemas con multiprogramación, la mayoría de las veces la cola del disco no estará vacía, de manera que al acabar una petición habrá que elegir una de las que están pendientes de ser servidas.

6.9.1 Planificación FCFS: primero en llegar, primero en ser servido.

Las solicitudes de acceso se van almacenando en una memoria de tipo FIFO, de forma que la primera petición que llega es la primera que se sirve.

Ventaja:

Es fácil de programar.

Inconveniente:

No ofrece en promedio el mejor tiempo de servicio. La longitud media de búsqueda (LMB) puede ser grande debido a los movimientos bruscos de vaivén a los que puede verse sometida la cabeza de lectura/escritura.

Próxima pista a la que se accede	22	124	105	181	142	36	5	59	115	
Número de pistas que se atraviesan	73	102	19	76	39	106	31	54	56	LMB = 61,8

Disco con 200 pistas, con la siguiente cola de peticiones:

22,124,105,181,142,36,5,59,115

La posición inicial de la cabeza es la pista 95

6.9.2 Planificación SSTF: primero la de menor tiempo de posicionamiento.

Consiste en atender la petición que requiere el menor movimiento de la cabeza de lectura/escritura desde su posición actual. Sin embargo, no garantiza que el tiempo medio de búsqueda (TMB), a lo largo de un número de movimientos sea el mínimo. Es posible emplear un algoritmo de "tirar la moneda" para resolver los casos de distancias iguales.

Inconveniente :

Se puede presentar el bloqueo indefinido (cierre) de algunas peticiones.

Próxima pista a la que se accede	105	115	124	142	181	59	36	22	5	
Número de pistas que se atraviesan	10	10	9	18	39	122	23	14	17	LMB = 29,1

6.9.3 Planificación SCAN

Restringe el rastreo a una única dirección. Cuando se ha visitado la última pista en una dirección, la cabeza vuelve al extremo opuesto del disco y comienza otra vez la exploración.

Ventaja :

Se reduce el retardo máximo que experimentan las nuevas peticiones.

Próxima pista a la que se accede	59	36	22	5	105	115	124	142	181	
Número de pistas que se atraviesan	36	23	14	17	110	10	9	18	39	LMB = 30,6

No explota la localidad de las peticiones al contrario que el SSTF. Proporciona ventajas a los procesos cuyas peticiones son a los cilindros más externos e internos del disco

TEMA 6

GESTIÓN DEL SISTEMA DE ENTRADA/SALIDA

6.9.4 Planificación C-SCAN

Restringe el rastreo a una única dirección. Cuando se ha visitado la última pista en una dirección, la cabeza vuelve al extremo opuesto del disco y comienza otra vez la exploración.

Considera al disco cómo si fuese circular, con la última pista adyacente a la primera.

Ventaja :

Se reduce el retardo máximo que experimentan las nuevas peticiones.

Próxima pista a la que se accede	59	36	22	5	181	142	124	115	105	
Número de pistas que se atraviesan	36	23	14	17	224	39	18	9	10	$LMB = 43,3$

6.9.5 Planificación LOOK y C-LOOK

Variantes de SCAN y C-SCAN respectivamente en los que la cabeza se mueve hasta la última petición en cada dirección. Si no hay peticiones pendientes en la dirección actual, se cambia el sentido del movimiento.

Próxima pista a la que se accede	59	36	22	5	105	115	124	142	181	
Número de pistas que se atraviesan	36	23	14	17	100	10	9	18	39	$LMB = 29,5$

Próxima pista a la que se accede	59	36	22	5	181	142	124	115	105	
Número de pistas que se atraviesan	36	23	14	17	176	39	18	9	10	$LMB = 38,0$

Comparación de los algoritmos de planificación del disco:

